

クラスタ駆動用分配基板 ISP-005 仕様書

株式会社アイ・エス・システム

2005. 11

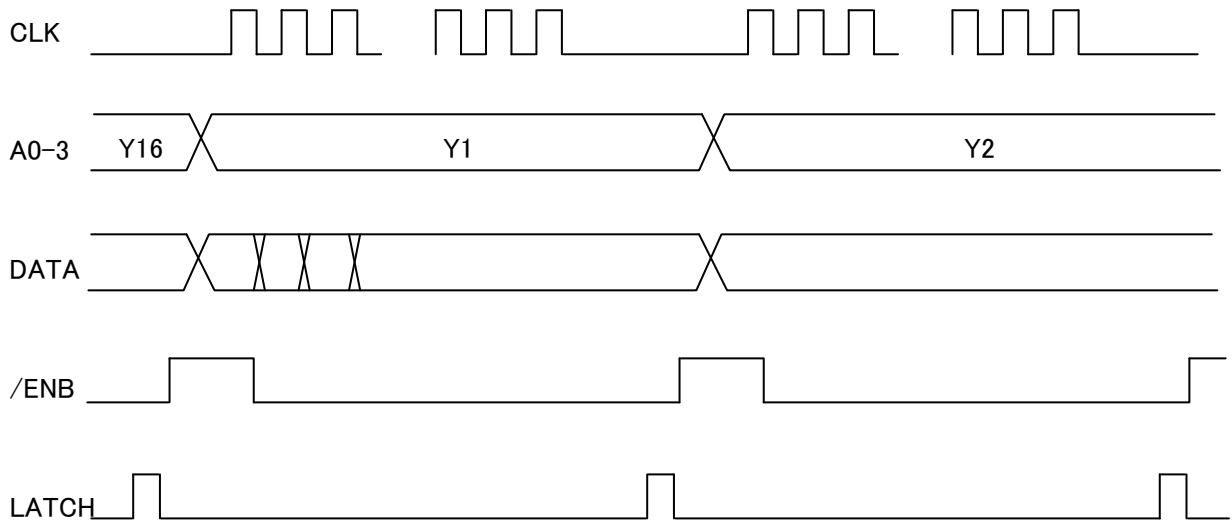
1. 外形

- 100mm X 100mm
- 最大部品高さ 10mm
- 取り付け穴位置、コネクタ位置等の詳細は、添付レイアウト図を参照のこと。

2. 仕様

- (1) 横方向最大512ドット、16ラインのクラスタを、クラスタ駆動基板 ISP-004を介して制御します。
- (2) 制御出力は2枚のクラスタ駆動用分配基板 ISP-004に接続されます。
- (3) 制御入力は、差動信号で下記のような信号を入力します。
- (4) 下記制御入力信号タイミングは、松下製LEDパネルモジュール LNP129021 に準ずるものですが、搭載されたFPGAのプログラミングによりカスタマイズが行えます。
- (5) 基板への供給電源は下記の通りとします。

ロジック電源: DC+5V(定格0. 5A)



3. コネクタ接続

クラスタ駆動用分配基板 ISP-005には、以下の3種類のコネクタを設けています。

(1) +5V電源コネクタ CN5: B2B-EH(JST)

ピン番号	信号名	備考
1	+5V	ロジック電源
2	GND	GND

(2) 信号入力コネクタ CN1: HIF3FC-30PA-2.54DSA(ヒロセ)

ピン番号	信号名	備考
1	LA0-	アドレス BIT0入力
2	LA0+	
3	LA1-	アドレス BIT1入力
4	LA1+	
5	LA2-	アドレス BIT2入力
6	LA2+	
7	LA3-	アドレス BIT3入力
8	LA3+	
9	GND	
10	GND	
11	RED-	REDデータ入力
12	RED+	
13	GND	
14	GND	
15	GREEN-	GRRENデータ入力
16	GREEN+	
17	GND	
18	GND	
19	LATCH-	ラッチ信号入力
20	LATCH+	
21	GND	
22	AUX	補助信号入力
23	ENB-	表示イネーブル入力
24	ENB+	
25	GND	
26	GND	
27	GND	
28	CLK-	シフトクロック入力
29	CLK+	
30	GND	

- ・ 上記信号は ISP-004 に対する信号に合わせて設計されています。
- ・ 信号出力は 基板に搭載されたFPGA設計変更により カスタマイズが可能です。

(3) 信号出力コネクタ CN2, CN3: HIF3FC-26PA-2.54DSA(ヒロセ)

ピン番号	信号名	備考
1	CLK	CLOCK出力
2	GND	
3	OEn	出力イネーブル出力
4	GND	
5	RD	REDデータ出力
6	GND	
7	GD	GRRENデータ出力
8	GND	
9	GND	
10	GND	
11	LATCH1	1段目ラッチ出力
12	GND	
13	LATCH2	2段目ラッチ出力
14	GND	
15	LATCH3	3段目ラッチ出力
16	GND	
17	LATCH4	4段目ラッチ出力
18	GND	
19	LATCH5	5段目ラッチ出力
20	GND	
21	LATCH6	6段目ラッチ出力
22	GND	
23	LATCH7	7段目ラッチ出力
24	GND	
25	LATCH8	8段目ラッチ出力
26	GND	

- ・ 上記信号は ISP-004 に対する信号に合わせて設計されています。
- ・ 信号出力は 基板に搭載されたFPGA設計変更により カスタマイズが可能です。

16×8クラス用分配基板レイアウト図

